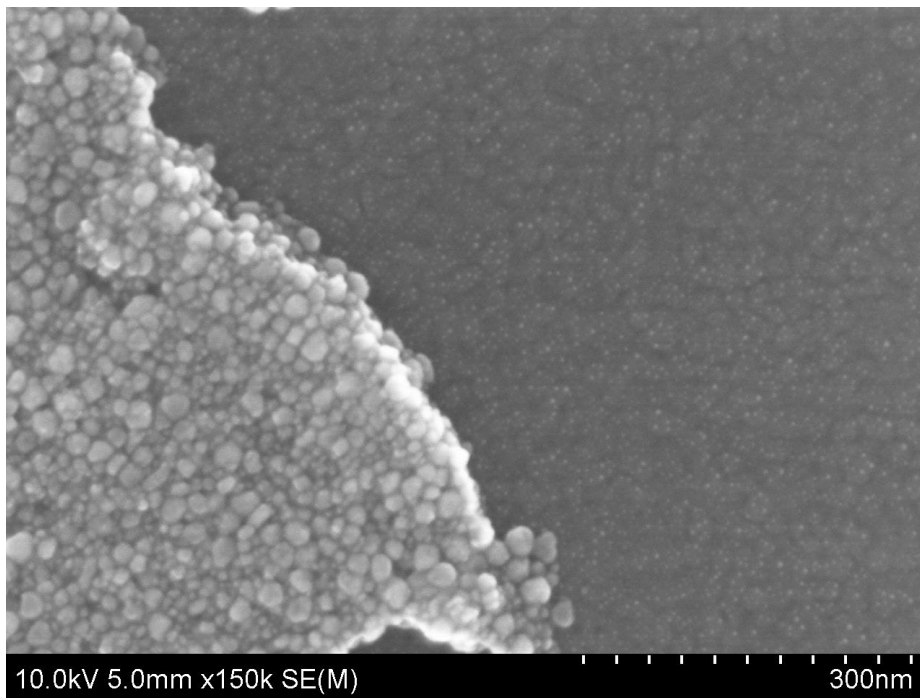


エレファンテック、半導体 3D 集積向け高アスペクト比ビア シード形成ソリューション DeepVia™ Silicon を開発

— 高アスペクト比化が進むシリコンビアに新たなシード層形成手法を提案 —

エレファンテック株式会社（本社：東京都中央区、代表取締役社長：清水 信哉）は、この度、銅ナノ粒子インクとインクジェット印刷装置を用いた、半導体向け高アスペクト比ビアのシード層を形成する手法を開発しました。本技術は、次世代の 3D 集積化における課題となっている既存プロセスの物理的限界の解決に貢献します。



銅ナノ粒子の Ti(チタン)膜上への吸着状態（上面 SEM、×150k、焼結前）

● 背景

AI アクセラレータの性能向上に伴い、High Bandwidth Memory やハイブリッドボンディング実装においてシリコンビアの高密度化・小径化への要求が急速に高まっています。加えて、複数のダイを縦方向に多段接合する 3D 集積アーキテクチャの進展に伴い、シリコンビアが担う垂直方向の接続深さ自体が増大する構成も広がりつつあります。径の縮小と深さの増大という二軸のトレンドが同時に進行することで、ビアのアスペクト比（深さ÷直径）はこれまでの世代間変化を超える速度で上昇し続けています。

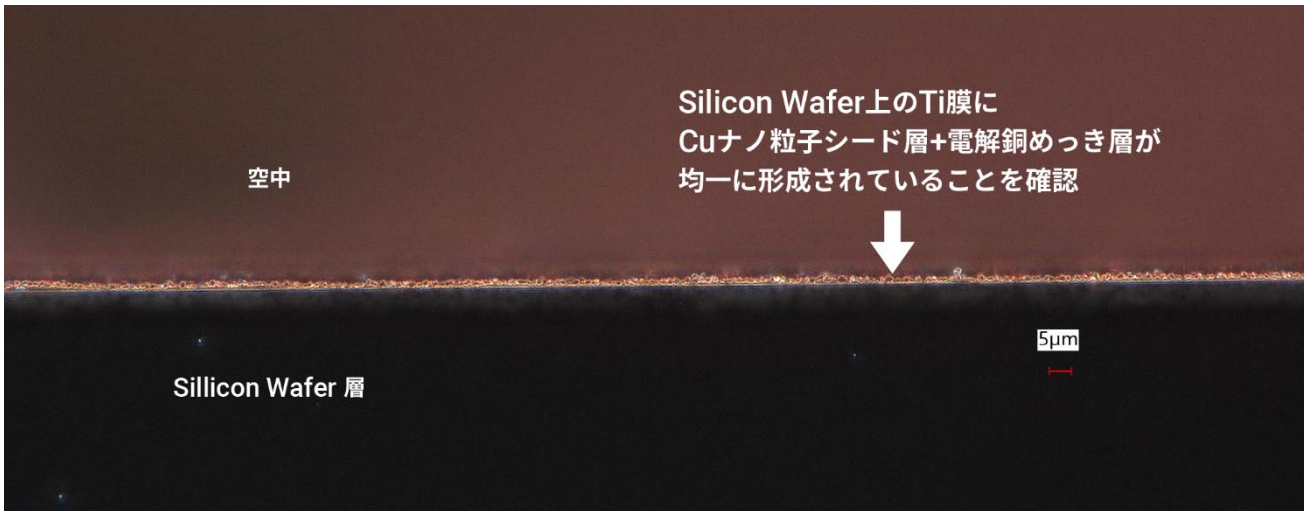
● 既存プロセスの技術課題

高 AR シリコンビアへの Cu シード層形成において、主力プロセスである PVD（スパッタリング）はスパッタ粒子の直進性という原理的制約から底部・深部側壁への成膜が困難になります。均一なカバレッジと量産適性を両立する新たな手法が求められています。



● DeepVia™ Silicon の概要

エレファンテックは、独自開発した 15nm クラスの銅ナノ粒子とインクジェット印刷装置を組み合わせ、高アスペクト比ビアの内壁に Cu シード層を形成する新たなプロセスを開発しました。銅ナノインクをインクジェット印刷によってビア内に浸透させ、独自の吸着特性によってビア内壁全面に銅ナノ粒子を均一に吸着させます。乾燥・焼結によって銅ナノ粒子同士が結合して Cu 薄膜となり、その後、通常の電解銅めっき工程でビアの導通が完成します。



Ti バリア層上への Cu シード層形成・電解銅めっき後の断面（マイクロスコブ、×1,000）

※上記試作ワークの処理フロー

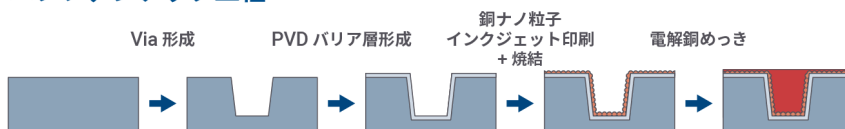
スパッタリングによる Ti バリア層形成 → 銅ナノ粒子インクジェット印刷（大気中） → 焼結 → 電気銅めっき

DeepVia™ Silicon プロセス

既存工程



エレファンテック工程



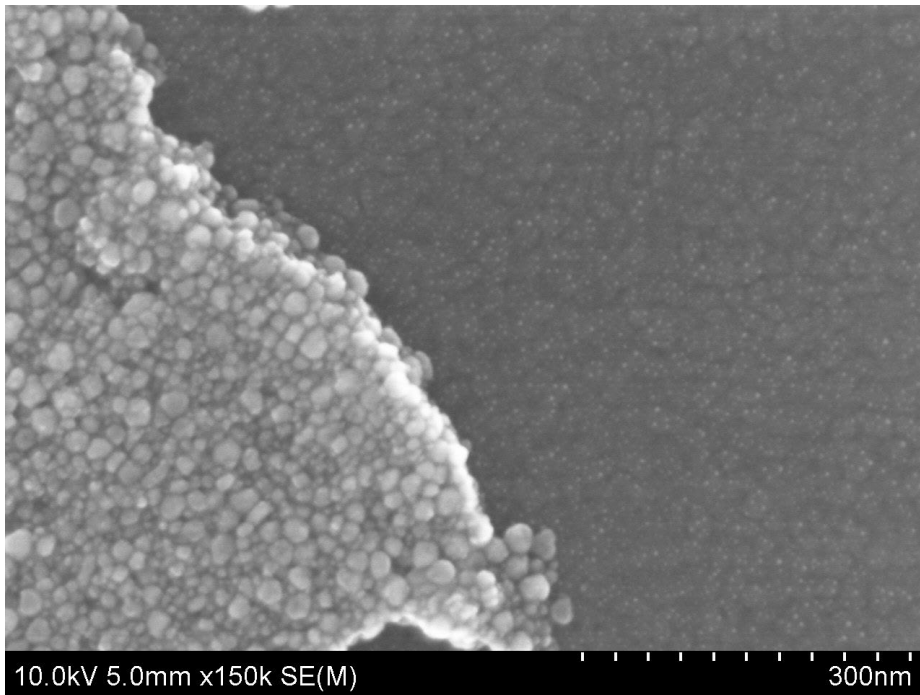
DeepVia™ Silicon は、既存 PVD シード形成プロセスの全面的な代替だけでなく、PVD シードに加えて適用することでカバレッジを補うハイブリッド構成への対応も視野に入れています。

● コア技術と優位性

① 銅ナノ粒子の特異な吸着特性

ナノ粒子をビア内壁に堆積させるアプローチにおいて、「ナノ粒子は通常、粒子間で凝集し島状（アイランド）に分布するため、連続膜としてのシード層を形成しにくい」という技術課題があります。このアイランド形成は薄膜成長過程における典型的な課題であり、連続的な導電パスの確保を阻害する要因となります。

当社の 15nm クラス銅ナノ粒子は独自の粒子設計により、粒子同士が凝集することなくバリア層である Ti（チタン）膜上に自己組織的かつ高密度に吸着する特異的な挙動を示すことでこの問題を解決します。アイランドを形成せず表面全体を均一に被覆するこの特性が、シード層としての機能を可能にしています。



銅ナノ粒子の Ti 膜上への吸着状態（上面 SEM、×150k、焼結前）

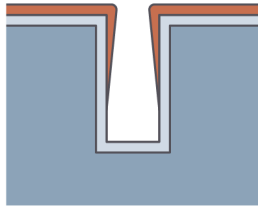
② インクジェットの優位性

既存のドライ系プロセス（PVD・ALD）はカバレッジまたは量産適性の面で高 AR ビアへの対応に限界があり、ウェット系（スピコート・ディッピング）も浸透性または浴管理・排液処理の面で量産展開の障壁を抱えています。インクジェットは、これらの課題を同時に解消できる最も有力なプロセスであり、常圧プロセスとして既存ラインへの導入障壁が低く、選択的塗布による材料ロスの最小化と浴管理不要による安定したプロセス品質を両立します。ディッピングに比べてインクジェットでは、浴を作らずに常に新しい液を狙ったところに吐出するため、常に安定した品質の成膜が可能になります。



既存プロセス

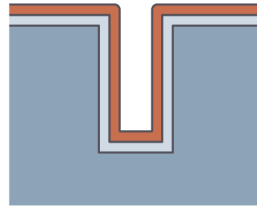
スパッタリング



- ✓ 高スループット
- ✗ LoS 制約あり

代替プロセス

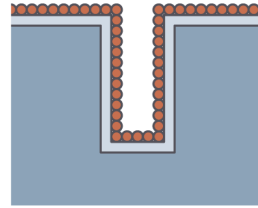
原子層堆積法 /ALD



- ✗ 低スループット
- ✓ LoS 制約なし
- ✗ 大規模専用装置の設備導入

提案

DeepVia™ Silicon (銅ナノ粒子インクジェット印刷)



- ✓ 高スループット
- ✓ 高アスペクト比ビアに最適
- ✓ 既存のバリア層 PVD とめっき工程維持可能

● 今後の展開

エレファンテックは現在、メモリメーカー、ファウンドリ、先端パッケージングメーカー各社と本技術の共同評価を推進しています。Ti (チタン) バリア層上での銅ナノ粒子吸着・めっき接続性の確認に続き、実際のシリコンビア穴壁への適用に向けた詳細評価を進めており、AI 半導体の業界課題の解決に向けたソリューション展開を加速してまいります。また、現在実証済みの Ti (チタン) バリア層に加え、TiN をはじめとする他のバリアメタル上での適用についても、顧客評価と並行して検証を進めていきます。

お問合せ

エレファンテック株式会社 事業開発部

bd@elephantech.co.jp

会社概要

会社名	エレファンテック株式会社
設立	2014 年 1 月
本社所在地	104-0032 東京都中央区八丁堀四丁目 3 番 8 号
代表	代表取締役社長 清水 信哉
事業内容	製造装置・材料の製造販売、プリント基板の製造販売
URL	https://elephantech.com/

メディアコンタクト

エレファンテック株式会社 広報担当

pr@elephantech.co.jp