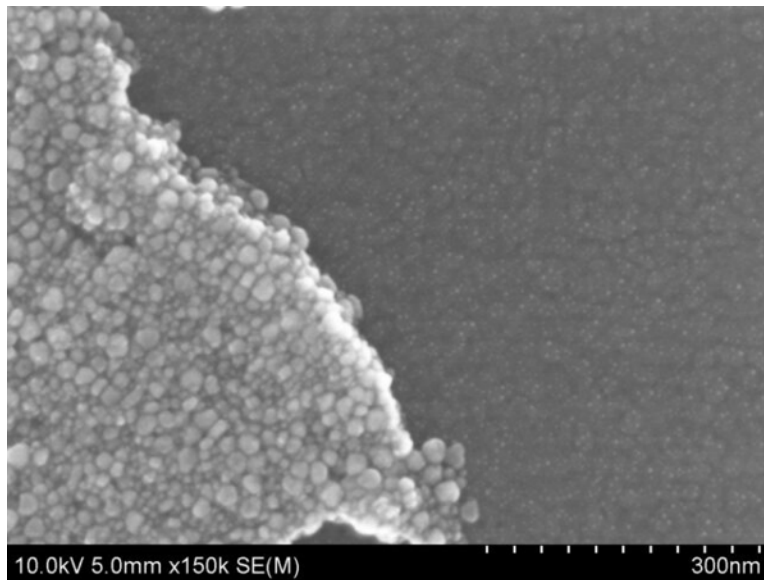


엘레판텍, 반도체 3D 집적을 위한 고종횡비 비아의 시드층형성 솔루션 ‘DeepVia™ Silicon’ 개발

- 종횡비 증가에 대응하는 실리콘 관통 비아 시드층 형성의 새로운 공법

Elephantech Inc. (엘레판텍 주식회사, 본사: 도쿄도 주오구, 대표이사 사장: 시미즈 신야)는 독자적인 구리 나노입자 잉크 및 잉크젯 인쇄 장비를 활용하여, 고종횡비(AR) 실리콘 관통비아 내부에 구리 시드층을 형성하는 신공법을 개발했습니다. 본 기술은 차세대 3D 반도체 통합 공정에서 큰 기술적 난제로 꼽히던 기존 공정의 물리적 한계를 극복하는 데 기여할 것입니다.



Ti 박막 상 구리 나노입자의 흡착 상태 (Top-view SEM, x 150k, 소결 전)

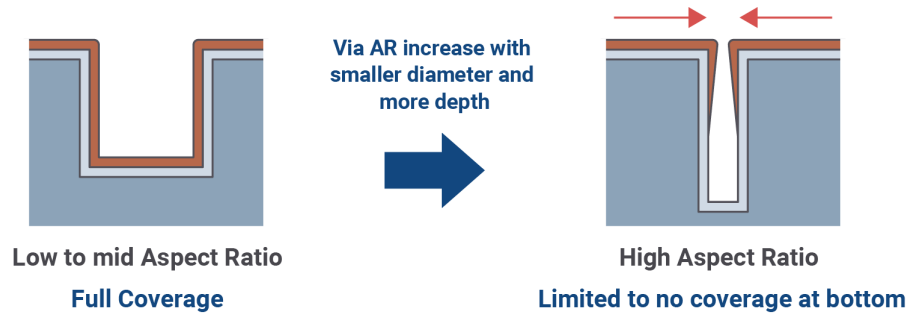
배경

AI 가속기의 성능이 고도화됨에 따라 고대역폭 메모리(HBM) 및 하이브리드 본딩 공정에서 더 고밀도이면서도 직경이 작은 실리콘 관통비아의 수요가 급격히 늘고 있습니다. 아울러 다이(Die)를 수직으로 적층하는 3D 반도체 패키징 구조가 진화하면서 실리콘 비아에 요구되는 상호연결 깊이 또한 증가하고 있습니다. 비아의 직경 감소와 깊이 증가가 동시에 진행됨에 따라, 비아의 종횡비(AR)는 이전 세대의 기술 발전 속도를 넘어서는 수준으로 상승하고 있습니다.

기존 공정의 과제

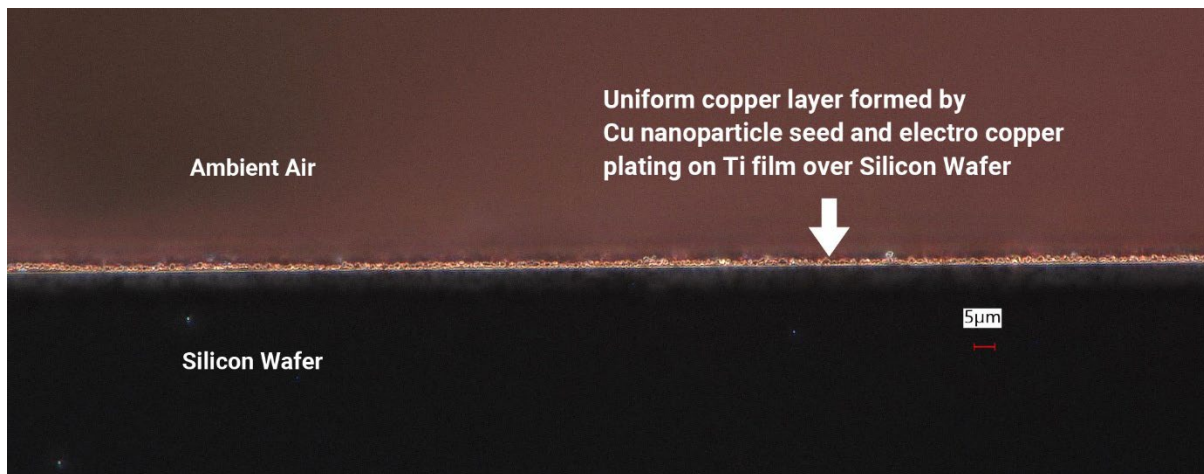
고종횡비 실리콘 비아의 구리 시드층 형성 공정에서 현재 업계 주류 기술인 물리 기상 증착법(PVD/스퍼터링)은 스퍼터링 입자의 직진성이라는 근본적인 물리적 제약에 직면해 있습니다. 이로 인해 종횡비가 높아질수록 깊은 비아의 바닥면이나 하부 측벽에 균일한 코팅층을 형성하는 것이 대단히 어려워집니다. 이에 따라 균일한

피복성과 양산성을 모두 만족하는 새로운 어프로치에 대한 요구가 지속적으로 증가하고 있습니다.



DeepVia™ Silicon 개요

엘레판텍은 독자 개발한 15nm 급 구리 나노입자와 잉크젯 인쇄 장비를 결합하여 고종횡비 비아 내벽에 구리 시드층을 형성하는 새로운 공정을 개발했습니다. 구리 나노입자 잉크는 잉크젯 프린팅 공정을 통해 비아 내부로 토출되며, 잉크 자체의 독자적인 흡착 특성을 바탕으로 비아 내벽 표면 전체에 구리 나노입자를 균일하게 피복합니다. 이후 건조 및 소결 공정을 거치면서 나노입자들이 서로 융합하여 얇은 구리 박막을 이룹니다. 이 박막이 시드층 역할을 하여 표준 전해 구리 도금 공정을 진행함으로써 비아 내부 채움 및 상호연결을 완성하게 됩니다.



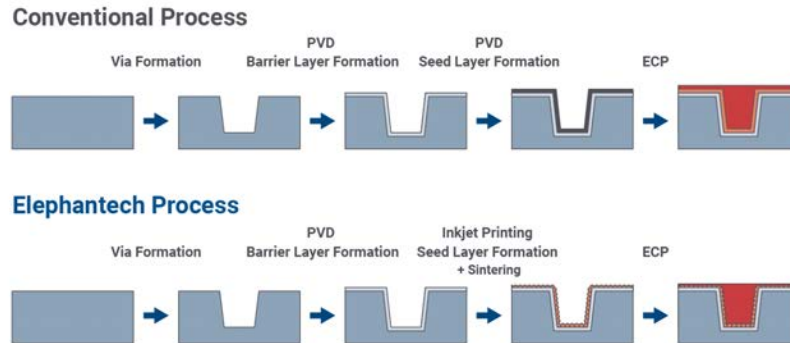
Ti 배리어층 상에 형성된 균일한 구리 시드층 및 전해 도금층의 단면 SEM 관찰 결과 (현미경 1,000 배율)

※상기 프로토타입의 상세 공정 플로우:

스퍼터링을 통한 Ti 배리어층 형성 → 구리 나노입자 잉크젯 인쇄(대기 분위기) → 소결 → 전해 구리 도금

DeepVia™ Silicon 공정

기존 공정 (Conventional Process)



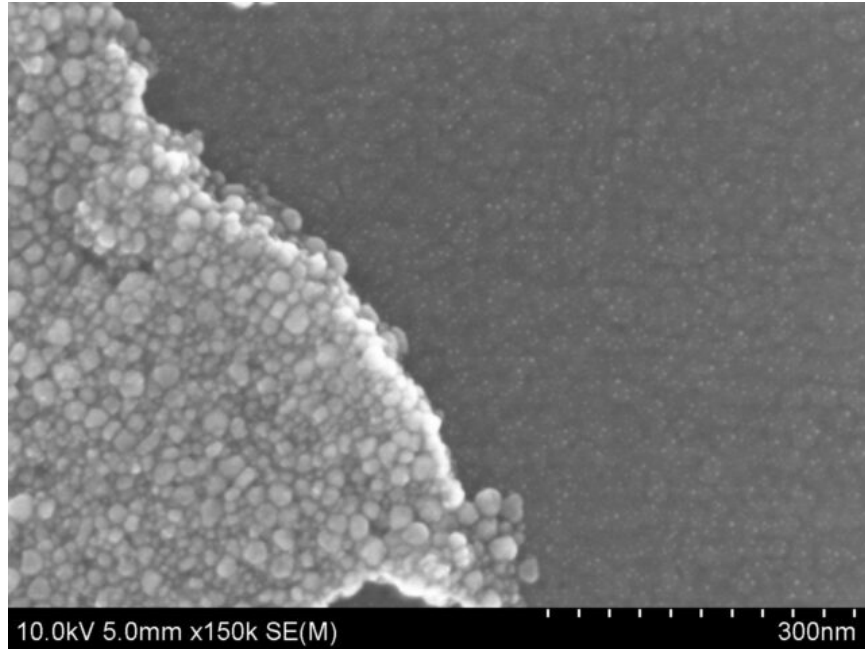
DeepVia™ Silicon 은 기존 PVD 공정을 완벽히 대체할 수 있을 뿐만 아니라, 하이브리드 솔루션의 일환으로 PVD 와 상호 보완하여 하부 커버리지를 대폭 개선하는 용도로도 활용 가능합니다.

핵심 기술 및 특징점

1. 구리 나노입자의 차별화된 흡착 거동

일반적인 나노입자 증착 공정에서는 입자들이 뭉치면서 섬(Island) 구조를 형성하기 때문에 연속적인 박막을 만들기 어렵습니다. 이러한 섬 구조 형성은 박막 성장 공정에서 흔히 발생하는 난제이며, 연속적인 전도 경로 형성을 저해하는 주된 요인입니다.

엘레판텍의 15 nm 급 구리 나노입자는 서로 응집되지 않고 티타늄(Ti)과 같은 배리어층 표면에 자가 조립(Self-assemble)되어 조밀하게 흡착되도록 설계되었습니다. 이러한 흡착 특성 덕분에 균일하고 연속적인 시드층을 형성할 수 있습니다.

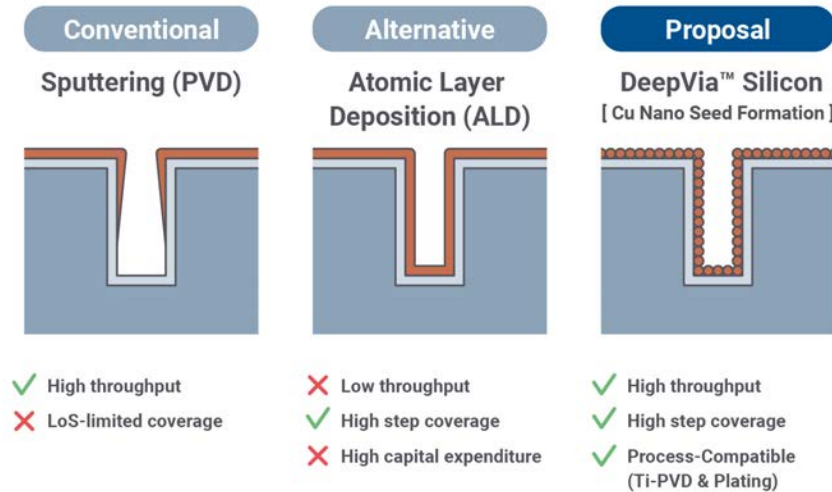


Ti 레이어 상 구리 나노입자(CuNPs)의 흡착 상태 (SEM 소결 전)

2. 잉크젯 프린팅 공정의 장점

기존 건식 공정(PVD, ALD)은 고종횡비 비아 대응 시 피복성이나 양산성 측면에서 한계가 있으며, 습식 공정 역시 양산 라인 도입에 장벽이 존재합니다. 스핀 코팅은 구조적 특성상 고종횡비 비아 내부 깊숙이 약액을 침투시키는데 한계가 있고, 침적(Dipping) 방식은 양산 환경에서 도금조(Bath) 관리 및 폐액 처리 등 유지관리의 어려움이 큼니다.

잉크젯은 이러한 과제들을 동시에 해결할 수 있는 가장 유망한 공정입니다. 상압(대기압) 공정이므로 기존 생산 라인에 연계하기 쉽고, 필요한 부분에만 선택적으로 증착하므로 재료 손실을 최소화할 수 있습니다. 또한 도금조 관리가 필요 없어 안정적인 공정 품질을 유지할 수 있습니다. 침적 방식과 달리 잉크젯은 신선한 약액을 필요한 위치에 정밀하게 토출하므로 비아 내부 전체에 걸쳐 항상 일정하고 안정적인 시드층 증착 품질을 확보할 수 있습니다.



향후 전망

엘레판텍은 현재 주요 메모리 제조업체, 파운드리, 선두 첨단 패키징 기업들과 본 기술에 대한 공동 평가를 진행하고 있습니다. 티타늄(Ti) 배리어층 상에서의 구리 나노입자 흡착성 및 도금 연결성 검증을 완료한 후, 실제 실리콘 관통비아 제품에 적용하기 위한 상세 평가를 수행 중이며, AI 반도체 제조 공정의 난제를 해결할 솔루션 도입을 가속화하고 있습니다. 현재 입증된 Ti 배리어층 외에도 TiN 을 포함한 다른 배리어 금속에 대한 적용 가능성 검증을 고객사 평가와 병행하여 추진하고 있습니다.

기술 평가 및 샘플 제공에 관한 문의는 아래 연락처로 해주시기 바랍니다.

문의처 (Inquiries)

엘레판텍 주식회사 사업개발

bd@elephantech.co.jp